

# Operation Strategy for Photovoltaic Inverters with Microgrid Support Commuting from Grid-Feeding to Grid-Forming.

U. Cruz-Velázquez\* V. Cárdenas\* I. Yepez-Lopez\*  
M. González\* R. Alvarez-Salas\*

\* Facultad de Ingeniería, Universidad Autónoma de San Luis Potosí,  
San Luis Potosí, S.L.P. Av. Manuel Nava 8, 78290 (e-mail:  
cruzv.uriel@outlook.com, vcardena@uaslp.mx, iyepez@ieee.org,  
mgonzalez@uaslp.mx, ralvarez@uaslp.mx).

**Abstract:** This work proposes an operation strategy for a single-phase photovoltaic inverter to have the capability to change its operation mode from a feeding to a forming converter within an electrical microgrid. In addition, the proposed system provides AC mains support functions through reactive power injection during fault conditions. The IEEE 1547-2018 standard is taken as a basis, which considers the need to provide support in the event of low/high voltage variations, outside the normal operating limits. To meet some of the control objectives, a passivity-based control (PBC) is used. In order to validate the operating conditions and AC mains support functions some simulations are carried out.

*Keywords:* Grid-Feeding, Grid-Forming, Passivity-Based Control, LHVRT, operation change.

## 1. INTRODUCCIÓN

El uso de sistemas fotovoltaicos (SFV) interconectados a red ha crecido de manera exponencial en los últimos años. Los SFV convencionales se encuentran conformados por tres etapas: la primera se encarga de generar la energía eléctrica a través de paneles solares; la segunda etapa es un convertidor que se encarga de transformar la energía de corriente directa (CD) a corriente alterna (CA). La tercera etapa consiste en un filtro, que sirve para atenuar las componentes de alta frecuencia, asociadas a la conmutación del convertidor de electrónica de potencia.

Una ventaja de los SFV es la posibilidad de habilitar la operación de microrredes (Hatzigiorgiou, 2014), las cuales pueden encontrarse interconectadas o no a la red eléctrica (modo isla). La interconexión a la red eléctrica principal se lleva a cabo en un punto específico denominado punto de conexión común (PCC).

Los SFV interconectados se pueden dividir en dos grandes grupos de acuerdo a su función:

- Formador: el SFV regula la amplitud del voltaje y el valor de la frecuencia en la red en la que se encuentra conectado; usualmente opera como parte de una microrred aislada.
- Alimentador: su objetivo es proporcionar potencia al sistema en que se encuentre conectado sin-

cronizándose a la frecuencia en que opera el sistema eléctrico principal.

Con el fin de brindar de autonomía a los inversores el Grupo de Trabajo en Inversores Inteligentes (SIWG por sus siglas en inglés) (SIWG, 2014) recomienda que el convertidor sea capaz de proveer soporte ante variaciones de voltaje y frecuencia fuera de los límites normales, proveer potencia reactiva, contar con protección anti-islanding y una reconexión mediante métodos suaves. En (SIWG, 2014) se describen de forma detallada estas funciones autónomas (FA). esta y más estrategias han llevado a modificar las normas necesarias para la interconexión de sistemas de generación eléctrica distribuida a la red eléctrica. Algunas de estas modificaciones se han visto reflejadas en la actualización de estándares como el (IEEE-Std.1547, 2018).

El objetivo de esta investigación está centrado en brindar mayor autonomía al SFV dentro de una microrred (Fig. 1), utilizando un solo inversor que cuente con la capacidad de actuar como convertidor alimentador para inyectar a la red eléctrica la máxima potencia activa generada por los paneles solares, y brindar funciones de soporte a red ante variaciones de bajo/alto voltaje fuera de los límites normales (LHVRT). Los tiempo de conexión permitidos por (IEEE-Std.1547, 2018) dependiendo del valor nominal presentado en el voltaje en el PCC se muestran en la Tabla 1.

Tabla 1. Valores para soporte de LHVRT según (IEEE-Std.1547, 2018).

Valor nominal del voltaje	Permanecer conectado por lo menos	Permanecer conectado hasta
$V > 1.2$	N/A	0.16s
$1.175 < V \leq 1.20$	0.2s	N/A
$1.15 < V \leq 1.175$	0.5s	N/A
$1.10 < V \leq 1.15$	1s	N/A
$0.88 \leq V \leq 1.10$	siempre	N/A
$0.70 \leq V < 0.88$	0.7s-0.88s	N/A
$0.5 \leq V < 0.7$	0.16s	N/A
$V < 0.5$	N/A	0.16s

En caso de que la falla exceda los límites de tiempo propuestos por (IEEE-Std.1547, 2018), el sistema pasa a modo isla y su función será la de un convertidor formador generando la señal de tensión de referencia para los demás sistemas conectados a la microrred (control de amplitud y frecuencia de la tensión). De esta forma los sistemas interconectados dentro de la microrred pueden seguir operando de forma normal aun cuando existe una falla prolongada en el SEP.

En la literatura se han reportado trabajos en los cuales los convertidores ofrecen algunas de las FA mencionadas anteriormente. Sin embargo, estos convertidores son pensados en sistemas conectados a la red y no ofrecen información del desempeño ante condiciones en modo isla (Yang et al., 2014), En otros trabajos se reportan convertidores con la capacidad de regular la frecuencia y voltaje en modo isla, pero no ofrecen información del uso de FA (Pogaku et al., 2007),(Tabatabaee et al., 2011) y (Adhikari and Li, 2014).

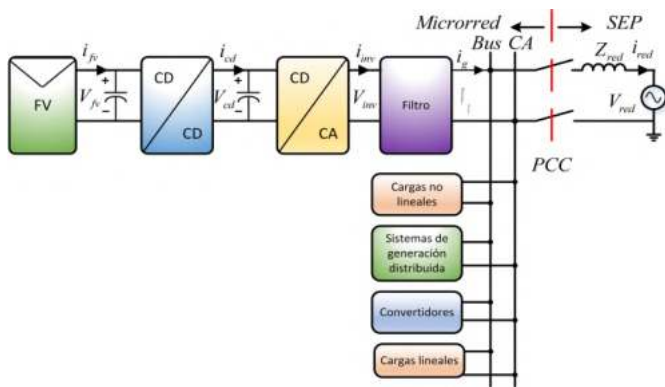


Fig. 1. Estructura del sistema bajo estudio, con SFV en paralelo con microrred conectada al SEP.

Este artículo está conformado de la siguiente manera: en la sección 2 se describe el sistema que se utilizará, en la sección 3 se muestra el modelo matemático, así como la ley de control empleada en el inversor, en la sección 4 se muestran los resultados obtenidos por medio de simulación (PSIM) y por último en la sección 5 se discuten las conclusiones de este artículo.

## 2. DESCRIPCIÓN DEL SISTEMA

La topología utilizada es la de un inversor fotovoltaico monofásico (Fig. 1), el cual debe de ser capaz de funcionar como convertidor formador cuando se encuentre desconectado de la red eléctrica, regulando la amplitud y frecuencia del voltaje en terminales de la microrred. Además de la operación anterior, es necesario que el inversor funcione como convertidor alimentador al estar conectado a la red eléctrica, regulando la potencia activa y/o reactiva según sea el caso, esto.

Como convertidor alimentador se requiere que el inversor cumpla con el estándar de la (IEEE-Std.1547, 2018) el cual consiste en que el inversor pueda realizar algunas de las FA que se mencionaron anteriormente. En el trabajo presentado en (Yang et al., 2014) se menciona que la topología que brinda un mayor soporte para las variaciones de bajo nivel de tensión (LVRT) es el puente H completo.

En el trabajo realizado en (Quiroz-Vázquez, 2019) se utiliza un inversor fotovoltaico monofásico de dos etapas, donde la primera etapa es un convertidor elevador para convertir CD/CD El cual es alimentado por un arreglo fotovoltaico de tres paneles fotovoltaicos con los parámetros mostrados en la Tabla 2; con esto se obtiene un bus de CD regulado a pesar de las variaciones de corriente y voltaje del panel fotovoltaico, además también se controla el punto de máximo seguimiento de potencia (MPPT) del panel solar. La segunda etapa consiste en un puente H completo. En (Quiroz-Vázquez, 2019) se estudian diferentes FA como proveer soporte ante variaciones de alto/bajo voltaje o LHVRT (por sus siglas en inglés). Por último, se cuenta con un interruptor a la salida del filtro LCL, con el cual se conecta o desconecta el sistema a la red eléctrica. De esta forma se pasa de un sistema interconectado a uno en modo isla.

Tabla 2. Parámetros del modulo fotovoltaico.

Modelo	$P_{max}$ (W)	$I_{mp}$ (A)
ERDM 250 P/6	250	8.06
$I_{SC}$ (A)	$V_{mp}$ (V)	$V_{OC}$ (V)
8.61	30.99	36.69

La topología mostrada en la Fig. 2 consiste en; el arreglo fotovoltaico; el convertidor elevador; el inversor de puente completo y el filtro LCL de acoplamiento a la red eléctrica. En esta investigación se considera esta topología y se ponen a prueba las siguientes funciones propuestas: Convertidor formador, convertidor alimentador y transición de alimentador a formador y viceversa.

## 3. SISTEMA DE CONTROL

### 3.1 Inversor Formador

El inversor formador se representa como una fuente de voltaje en CA con una baja impedancia de salida. Este convertidor regula la amplitud del voltaje y el valor de

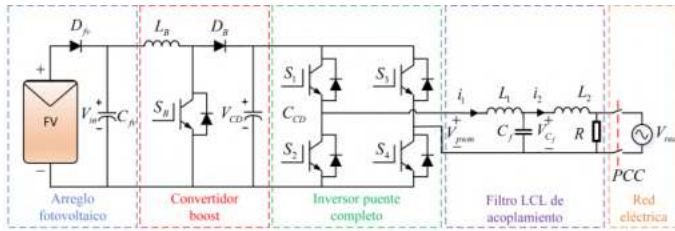


Fig. 2. Inversor fotovoltaico (CD/CD elevador-Puente H completo).

la frecuencia. Al encontrarse en modo isla el inversor actuará como un convertidor formador; de acuerdo a las expresiones del modelo promedio (1) se tiene que  $V_{PWM} = u_f V_{CD}$ , donde  $u_f$  es la señal de modulación que controla la amplitud y fase en el voltaje a la salida del filtro LCL y  $V_{CD}$  es el voltaje en el capacitor a la salida del convertidor elevador.

Asumiendo que el bus de CD es regulado y constante, el modelo expresado en la Fig. 2 se puede reducir como se observa en la Fig. 3 donde  $L_1, L_2$  y  $C_f$  conforman el filtro LCL el cual atenúa las componentes de alta frecuencia generadas por la estrategia de modulación con  $R_1, R_2$  y  $R_f$  como las resistencias parásitas asociadas a los componentes pasivos del filtro. Por ultimo R representa la carga equivalente para la potencia activa suministrada en el PCC

$$\begin{aligned} L_1 \dot{i}_1 &= -(R_1 + R_f) i_1 + R_f i_2 - v_{C_f} + u_f V_{CD}, \\ L_2 \dot{i}_2 &= R_f i_1 - (R_2 + R_f) i_2 + v_{C_f} - v_{red}, \\ L_B \dot{i}_{L_B} &= v_{in} - (1-d)V_{CD}, \\ C_f \dot{v}_{C_f} &= i_1 - i_2, \\ C_{CD} \dot{v}_{CD} &= (1-d)i_{L_B} - m_{PH} i_1. \end{aligned} \quad (1)$$

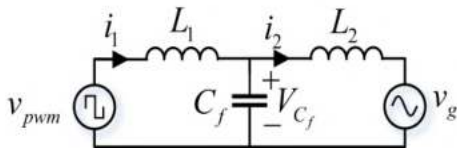


Fig. 3. Circuito equivalente del inversor formador.

Debido a que se busca una señal senoidal a la salida del inversor, la señal de modulación  $u_f$  deberá ser la necesaria para que:

$$v_g = v_p \text{sen}(\omega_0 t) \quad (2)$$

a través de  $|u_f(t)| < 1$  se controla la amplitud y fase de  $v_{out}$ .

### 3.2 Inversor Alimentador

El convertidor debe realizar las FA, por lo que es necesario inyectar potencia reactiva para compensar las variaciones de bajo/alto voltaje (IEEE-Std.1547, 2018).

Debido a que la salida del inversor se conectará a la red eléctrica es necesario controlar la amplitud y el desfase entre la corriente que provee el inversor y el voltaje de la red eléctrica. De esta forma se controla la potencia

activa que se inyectará a la red para aprovechar la máxima potencia generada por el panel fotovoltaico; y la potencia reactiva en caso de que el voltaje de la red presente una elevación o disminución de amplitud en su valor nominal. Este control se logra de una manera forma directa en el marco de referencia  $dq$  ya que con esta transformación se controlan de manera separada la potencia activa y la potencia reactiva.

La transformación monofásica en el marco  $dq$  (González-García, 2004) consiste en un mapeo a un marco de referencia sincrónico con la referencia de la tensión de red, obteniendo dos componentes: la componente directa  $d$ , y la componente en cuadratura  $q$ .

En este trabajo la señal de referencia es el voltaje de red y se utiliza un lazo de amarre de fase (PLL) para mantener la sincronización en el marco  $dq$ . El PLL utilizado esta basado en un integrador generalizado de segundo orden (SOGI por sus siglas en inglés) (Ciobotaru et al., 2006) por sus ventajas en el marco  $dq$ . En la Fig. 4 se muestra el diagrama de este PLL.

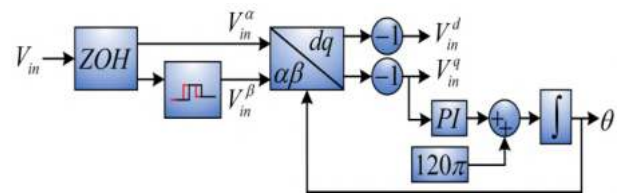


Fig. 4. PLL tipo SOGI.

A partir de la transformación  $dq$  las potencia activa y reactiva pueden ser calculadas a partir de (3):

$$\begin{aligned} P_{red} &= (v_{red}^d i_2^d + v_{red}^q i_2^q) / 2, \\ Q_{red} &= (v_{red}^q i_2^d - v_{red}^d i_2^q) / 2. \end{aligned} \quad (3)$$

Donde  $i_2^d$  e  $i_2^q$  son las corrientes a la salida del filtro LCL en los ejes  $d$  y  $q$ , respectivamente.

Como el voltaje a la salida del filtro LCL se desea que este siempre en fase con el voltaje de la red eléctrica se tiene que  $v_{red}^q = 0$ , por lo tanto se puede despejar la corriente deseada de (3) a partir de la potencia deseada  $P^*$  para la potencia activa máxima disponible de los paneles solares y  $Q^*$  para inyectar o extraer potencia reactiva al SEP en caso de un LVRT o HVRT

$$i_2^{d*} = 2P^* / v_{red}^d, \quad i_2^{q*} = -2Q^* / v_{red}^d. \quad (4)$$

En (Ortega et al., 2013) se menciona que el control basado por pasividad PBC ofrece un buen desempeño ante variaciones paramétricas, además de que este aprovecha las características físicas del sistema, lo cual lleva a que el inversor presente una buena respuesta dinámica del sistema de control. Por lo tanto, se opta por el uso de este.

A partir de las referencias dadas por (4) se construyen las leyes de control dadas por (5) (Quiroz-Vázquez, 2019):

$$u^d = \left[ L_1 \dot{i}_1^{d*} + R_1 i_1^{d*} - \omega L_1 i_1^{q*} \right] / V_{CD} + \left[ v_{C_f}^{d*} + k_1 (i_2^{d*} - i_1^d) \right] / V_{CD}, \quad (5)$$

$$u^q = \left[ L_1 \dot{i}_1^{q*} + R_1 i_1^{q*} + \omega L_1 i_1^{d*} \right] / V_{CD} + \left[ v_{C_f}^{q*} + k_2 (i_2^{q*} - i_1^q) \right] / V_{CD}.$$

Donde

$$\begin{aligned} v_{C_f}^{d*} &= -\omega L_2 i_2^{q*} + R_2 i_2^{d*} + L_2 \dot{i}_2^{d*} + v_{red}^d, \\ v_{C_f}^{q*} &= \omega L_2 i_2^{d*} + R_2 i_2^{q*} + L_2 \dot{i}_2^{q*}, \\ i_1^{d*} &= i_2^{d*} - \omega C_f v_{C_f}^{q*} + C_f \dot{v}_{C_f}^{d*}, \\ i_1^{q*} &= i_2^{q*} + \omega C_f v_{C_f}^{d*} + C_f \dot{v}_{C_f}^{q*}. \end{aligned} \quad (6)$$

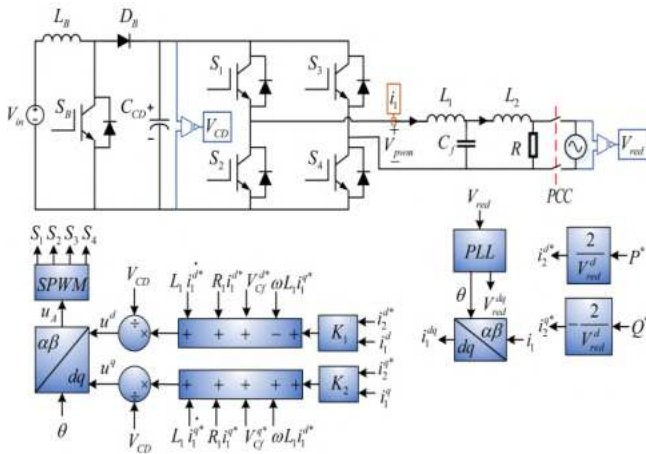


Fig. 5. Inversor alimentador con control PBC.

En la Fig. 5 se muestra el sistema utilizado para el convertidor alimentador.

### 3.3 Cambio de formador a alimentador

El cambio de operación se realiza por medio de dos señales de control ( $Disp_A$ ,  $Disp$ ) que dependiendo de su estado (uno o cero) se cambia el valor de referencia de la señal de control según la Tabla 3 donde  $u_F$  es la señal de control necesaria para mantener el voltaje de la carga regulado a la referencia y  $u_A$  es la señal generada por el control por pasividad.

Tabla 3. Multiplexor de la señal de control  $u$ .

$Disp$	$Disp_A$	$u$
0	0	$u_F$
0	1	$u_F$
1	0	0
1	1	$u_A$

Como se observa en la Tabla 3 se utiliza una combinación donde la señal de control es cero, esto es con el fin de no cambiar de forma abrupta de convertidor formador a convertidor alimentador, de esta forma se tiene un intervalo de tiempo para atenuar la corriente almacenada

en el filtro LCL. El inversor se conecta a la red eléctrica cuando  $Disp_A = Disp = 1$ , y es desconectado cuando  $Disp = 0$ . En la Fig. 6 se muestra la interacción de estas dos señales.

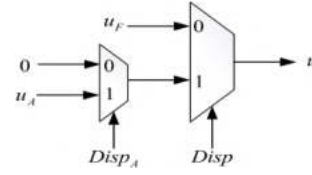


Fig. 6. Multiplexor de la señal de control  $u$ .

## 4. RESULTADOS DE SIMULACIÓN

A través del programa PSIM se pone a prueba el control por pasividad del inversor alimentador. Se considera utilizar un  $V_{red} = 127 V$  ya que este es el valor principal en el sector doméstico en México. Para estas pruebas se utilizan los parámetros mostrados en la tabla 1 y se consideran dos escenarios posibles; el primero cuando ocurre una caída de tensión de  $v_{red}$  del 50 % y el segundo cuando existe una elevación de voltaje del 120 %; se asume que estas variaciones están asociadas a procesos de falla en el SEP. Posteriormente se prueba la estrategia de cambio de modo de formador a alimentador al conectarse y desconectarse al PCC. En la Tabla 4 se muestran los parámetros utilizados en el sistema.

Tabla 4. Parámetros del sistema

Parámetro	Valor
Tensión de red	127 $V_{RMS}$
Frecuencia de red	60 $Hz$
Potencia Activa	1000 $W$
Potencia Reactiva	1000 $VAR$
Tensión del bus de CD	250 $V$
Tensión PFV	92.97 $V$
$f_{swh}$ (Inversor)	12.6 $kHz$
$f_{swh}$ (Boost)	25 $kHz$
Inductor $L_1$	2.54 $mH$
Inductor $L_2$	1.12 $mH$
Condensador $C_f$	1 $\mu F$
Resistencias serie ( $R_1, R_2, R_f$ )	0.1 $\Omega$
Condensador $C_{CD}$	4400 $\mu F$
Inductor $L_B$	7.75 $mH$
$K_1, K_2$	30

### 4.1 Simulación modo de operación Inversor Alimentador

En la primera simulación se prueba el sistema de control cuando ocurre un LVRT en el SEP. En la Fig. 7 el inversor se conecta al SEP en  $t_0$ ; en  $t_1$  se comienza la inyección de potencia activa ( $P_{red}$ ), siguiendo una referencia de rampa; en  $t_2$  la referencia deja de crecer alcanzando los 1000 W. En  $t_3$  ocurre una falla en la tensión de red disminuyendo su amplitud al 50% de su valor nominal. En  $t_4$  se comienza a inyectar potencia reactiva ( $Q_{red}$ ) con una referencia en forma de rampa, estabilizándose



en  $t_5$  en 1000 VA (IEEE-Std.1547, 2018). Como la falla sigue presente, en  $t_6$  se deja de inyectar potencia activa y reactiva, y en  $t_7$  el inversor deja de inyectar cualquier tipo de potencia para poder desconectarse de la red eléctrica.

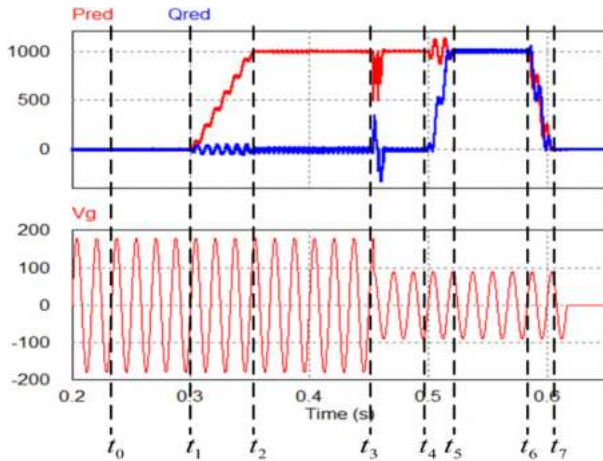


Fig. 7. Simulación inductor alimentador con control PBC ante LVRT.

En la Fig. 8 se observa el comportamiento del control PBC ante una falla de caída de voltaje, es de importancia mencionar que esta falla se realiza en el peor escenario el cual es cuando el voltaje del SEP se encuentra en su valor pico. Los parámetros de desempeño se observan en la Tabla 5.

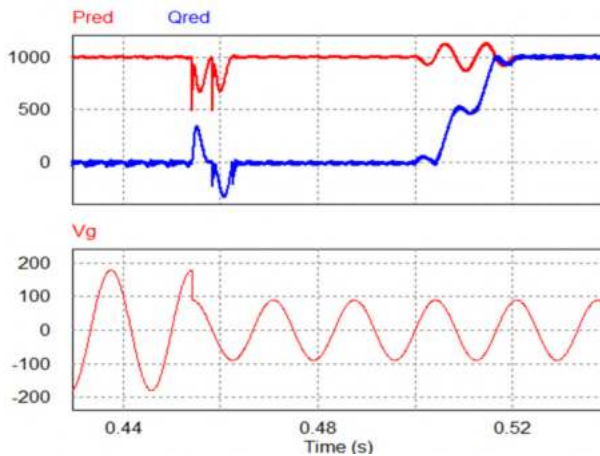


Fig. 8. Inversor alimentador ante falla LVRT del SEP .

Tabla 5. Desempeño del control PBC ante LHVRT.

Parámetro	Valor	
	LVRT	HVRT
Caída de potencia activa	510 W	880 W
Sobretiro potencia activa	1130 W	1190 W
Caída de potencia reactiva	-325 VA	-1070 VA
Sobretiro potencia reactiva	300 VA	140 VA
Tiempo de estabilización	9.46 ms	11 ms

La segunda simulación consiste en poner prueba el sistema de control cuando ocurre un HVRT en el SEP. En la Fig. 9 el inversor se conecta al SEP en  $t_0$ ; en  $t_1$  se comienza la inyección de potencia activa ( $P_{red}$ ), siguiendo una referencia de rampa; en  $t_2$  la referencia deja de crecer alcanzando los 1000 W. En  $t_3$  ocurre una falla en la tensión de red aumentando su amplitud al 120% de su valor nominal. En  $t_4$  se comienza a extraer potencia reactiva ( $Q_{red}$ ) con una referencia en forma de rampa, estabilizándose en  $t_5$  -1000 VA (IEEE-Std.1547, 2018). Como la falla sigue presente, en  $t_6$  se deja de inyectar potencia activa y reactiva, y en  $t_7$  el inversor deja de inyectar cualquier tipo de potencia para poder desconectarse de la red eléctrica.

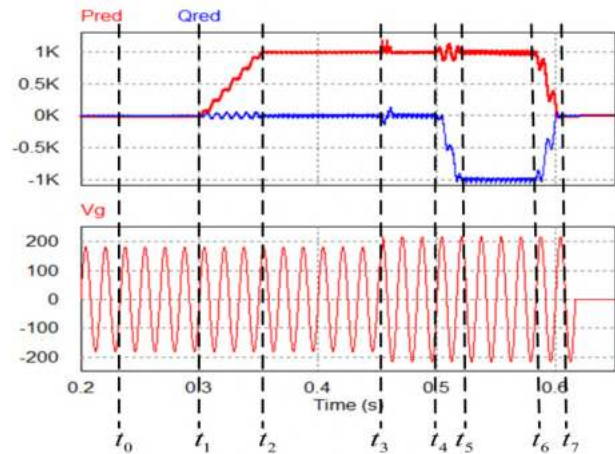


Fig. 9. Simulación inductor alimentador con control PBC ante HVRT.

En la Fig. 10 se observa el comportamiento del control PBC ante una falla de aumento de voltaje. Los parámetros de desempeño se observan en la Tabla 5.

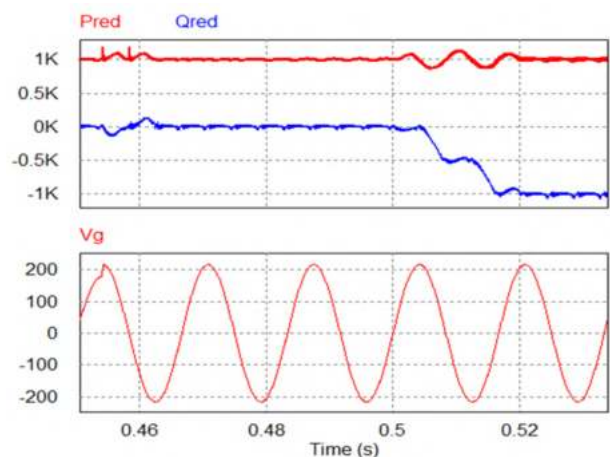


Fig. 10. Inversor alimentador ante falla HVRT del SEP .

#### 4.2 Transición de formador-alimentador

El procedimiento para cambiar al inversor de modo formador a modo alimentador utiliza el multiplexor de la

Fig. 6, lo que da como resultado que la señal de control  $u$  se comporte de acuerdo con la Tabla 3. En la Fig. 11 se muestra el comportamiento del sistema ante el cambio de modo; De  $t_1$  a  $t_2$  el inversor actúa como un alimentador el cual presenta una falla entre  $t_2$  a  $t_3$  al mantenerse la falla se desconecta el inversor del SEP y este actúa como inversor formador. Es importante mencionar que los cambios de modos se realizan cuando el voltaje de la red cruza por el cero.

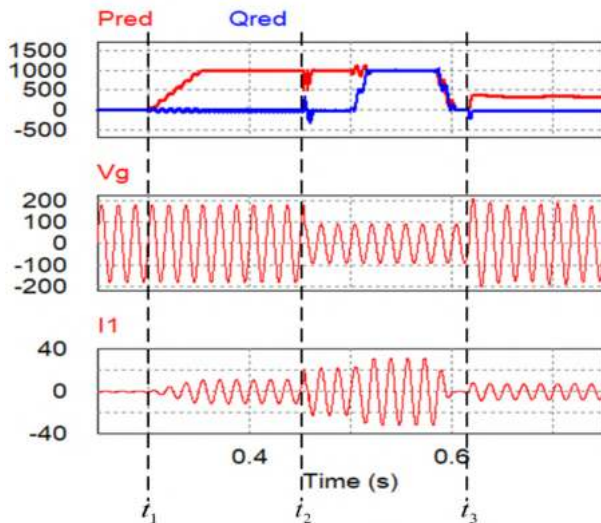


Fig. 11. Cambio de modo formador a modo alimentador (arriba) Potencia activa (P) y reactiva (Q), Voltaje en el PCC, (abajo) Corriente a la salida del filtro LCL.

## 5. CONCLUSIONES

En este trabajo fue posible emplear un inversor formador en lazo abierto utilizando temas de electrónica básica como fasores y circuitos equivalentes. Gracias a este enfoque fue posible establecer una señal de voltaje a la salida del filtro LCL con los valores de amplitud y ángulo de fase deseados.

Como se observa en la sección de resultados del inversor alimentador, el control basado por pasividad en el marco de referencia  $dq$  presenta un buen desempeño aun cuando existen fallas en el SEP. Esto se debe a que las señales de referencia son valores constantes que presentan poca variación ante cambios de operación del sistema (transitorios de voltaje y corriente); otro de los beneficios de este control es la posibilidad de operar de forma separada la potencia activa y potencia reactiva lo cual ayuda a inyectar o extraer esta última del SEP ante LVRT o HVRT.

Se demostró que la topología presentada en este trabajo es capaz de operar como inversor formador y como inversor alimentador al cambiar la señal de control con un breve tiempo de espera.

## REFERENCIAS

- Adhikari, S. and Li, F. (2014). Coordinated v-f and p-q control of solar photovoltaic generators with mppt and battery storage in microgrids. *IEEE Transactions on Smart Grid*, 5(3), 1270–1281. doi: 10.1109/TSG.2014.2301157.
- Ciobotaru, M., Teodorescu, R., and Blaabjerg, F. (2006). A new single-phase pll structure based on second order generalized integrator. In *2006 37th IEEE Power Electronics Specialists Conference*, 1–6. doi: 10.1109/pesc.2006.1711988.
- González-García, M. (2004). *Estudio de la transformación dq para el cálculo de potencia activa y reactiva en filtros activos de corriente para cancelación armónica*. Master's thesis, Universidad Autónoma de San Luis Potosí.
- Hatziargyriou, N. (2014). *Microgrids: architectures and control*. John Wiley & Sons.
- IEEE-Std.1547 (2018). Ieee standard for interconnection and interoperability of distributed energy resources with associated electric power systems interfaces. *IEEE Std 1547-2018 (Revision of IEEE Std 1547-2003)*, 1–138. doi:10.1109/IEEESTD.2018.8332112.
- Ortega, R., Perez, J.A.L., Nicklasson, P.J., and Sira-Ramirez, H.J. (2013). *Passivity-based control of Euler-Lagrange systems: mechanical, electrical and electromechanical applications*. Springer Science & Business Media.
- Pogaku, N., Prodanovic, M., and Green, T.C. (2007). Modeling, analysis and testing of autonomous operation of an inverter-based microgrid. *IEEE Transactions on Power Electronics*, 22(2), 613–625. doi: 10.1109/TPEL.2006.890003.
- Quiroz-Vázquez, F. (2019). *Desarrollo de un Inversor Fotovoltaico con Funciones Autónoma para Generación Eléctrica Distribuida*. Master's thesis, Universidad Autónoma de San Luis Potosí.
- SIWG (2014). Recommendations for updating the technical requirements for inverters in distributed energy resources. Technical report, Smart Inverter Working Group Recommendations.
- Tabatabaee, S., Karshenas, H.R., Bakhshai, A., and Jain, P. (2011). Investigation of droop characteristics and x/r ratio on small-signal stability of autonomous microgrid. In *2011 2nd Power Electronics, Drive Systems and Technologies Conference*, 223–228. doi: 10.1109/PEDSTC.2011.5742422.
- Yang, Y., Blaabjerg, F., and Wang, H. (2014). Low-voltage ride-through of single-phase transformerless photovoltaic inverters. *IEEE Transactions on Industry Applications*, 50(3), 1942–1952. doi: 10.1109/TIA.2013.2282966.