

Fault diagnosis strategies in multilevel converters. A General Review

Juan A. González Flores * Rodolfo A. Vargas Méndez * Adolfo R. López Núñez ** Gloria L. Osorio Gordillo * Ma. del Carmen Toledo Pérez *

* Tecnológico Nacional de México/CENIDET, Interior Internado Palmira S/N, Col. Palmira, Cuernavaca, Mor. México. e-mail: d20ce017@cenidet.edu.mx ** Tecnológico Nacional de México/Instituto Tecnológico Superior de Irapuato, Carretera Silao-Irapuato km 12.5 El Copal, 36821 Irapuato Gto. México.

Resumen: The article reviews multilevel converters and fundamental technologies in high-power and energy-efficient applications. Different converter topologies and their most common applications in industry are examined. One of the critical aspects of the study is the evaluation of fault diagnosis strategies in these systems. Early identification and correction of faults are crucial for maintaining the reliability and efficiency of multilevel converters. Various diagnostic techniques are analyzed, highlighting their accuracy, response time, and execution speed. Finally, the article emphasizes the OC at rapid fault detection and diagnosis prevent failures and optimize the performance and lifespan of multilevel converters.

Keywords: Multilevel converters, Fault diagnosis, Fault reconfiguration, Cascading, Floating capacitors, Latching diodes, Observers.

1. INTRODUCCIÓN

Los convertidores de corriente directa (CD) a corriente alterna (CA) son dispositivos electrónicos fundamentales en la vida moderna, ya que desempeñan un papel crucial en la conversión de energía para una amplia gama de actividades humanas. Estos convertidores se encargan de transformar la energía producida por fuentes de corriente directa, como baterías o paneles solares, en corriente alterna, que es la forma de energía eléctrica más habitual en hogares, negocios y la mayoría de los aparatos electrónicos Pérez et al. [2023].

Los convertidores CD/CA, también llamados inversores, son ampliamente utilizados para controlar motores en diversos procesos industriales. Su capacidad para variar la velocidad es fundamental en este contexto Emadi et al. [2021]. Además, estos dispositivos son aplicados en el ámbito de las energías renovables, especialmente en sistemas eólicos y fotovoltaicos. La conversión de corrientes se realiza mediante el uso de dispositivos semiconductores de potencia (DSP), como los MOSFETs o IGBTs Barros et al. [2022].

1.1 Convertidores multinivel (CM)

Los convertidores multinivel surgen como una alterativa en la electrónica de potencia debido a que se pueden emplear en áreas de mediano voltaje (2.3 kV - 13.8 kV), algunas ventajas son las siguientes Mhiesan et al. [2020]:

- Reducción del contenido armónico.
- Capacidad de trabajar con voltajes elevados.
- Disminución de pérdidas por conmutación.

Los convertidores multinivel sintetizan la forma de onda del voltaje de corriente alterna mediante la generación de varios niveles de voltaje de corriente directa (V_{CD}) , con lo cual, incrementan el número de niveles de CD, dando lugar a una onda escalonada que se aproxima a una onda sinusoidal (Figura 1.) con menor distorsión armónica (THD) Sánchez et al. [2022].

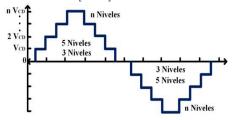


Figura 1. Señal de voltaje a la salida de un CM.

1.2 Topologías clásicas de los convertidores multinivel

Los CM muestran 3 topologías clásicas: la conexión en cascada (CHB, por sus siglas en inglés: Cascaded H-

Bridge Inverter), que cuenta con fuentes de alimentación de CD separadas para cada uno de los submódulos Balal et al. [2022]; capacitores flotantes (FC, por sus siglas en inglés: Floating Capacitor) y diodos enclavados (NPC, por sus siglas en inglés: Neutral-Point-Clamped), que, a diferencia de la conexión en cascada, comparten la misma fuente de alimentación.

Convertidor multinivel en cascada (CHB)

La configuración en cascada consiste en conectar en serie varios puentes completos (Figura 2). La señal de salida de este convertidor consiste en la síntesis de un voltaje específico a partir de múltiples fuentes de alimentación independientes de CD. Este inversor, a diferencia de las configuraciones NPC y FC, no utiliza capacitores o diodos que le ayuden a regular el voltaje Prabaharan et al. [2017].

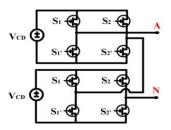


Figura 2. CM conexión en cascada de cinco niveles.

El número de elementos utilizados en esta configuración depende del número de niveles (n) de voltaje que se desee obtener a la salida. Por lo tanto, para esta topología se necesita de (n-1) /2 fuentes de alimentación de CD separadas y de 2(n-1) interruptores de potencia Shivalee-lavathi et al. [2020]. Finalmente, para calcular el número de niveles se utiliza la ecuación (1).

$$n = (2m+1) \tag{1}$$

En donde:

n: es el número de niveles.

m: es el número de celdas o puentes del CM.

Convertidor multinivel con diodos enclavados (NPC)

Esta topología tiene una mejor calidad de onda; sin embargo, también cuenta con la desventaja de requerir mayor número de diodos para lograr los niveles de voltaje adicionales (Figura 3).

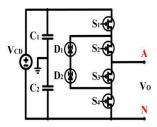


Figura 3. CM con diodos enclavados de tres niveles.

El convertidor NPC está conformado por capacitores conectados en serie, los cuales actúan mediante un bus de corriente directa y al mismo tiempo se encuentran conectados a la fuente de alimentación de CD. Por lo tanto, el voltaje suministrado por la fuente, es repartido equitativamente entre los capacitores conectados, con lo que se generan los niveles de voltaje a la salida del convertidor. Las principales ventajas de la topología NPC son Balal et al. [2022]:

- Necesitan solo una fuente de alimentación.
- El número de capacitores necesarios es pequeño.
- Se pueden conectar directamente al bus de CD.

Sin embargo, presentan la desventaja de que el número de diodos de fijación aumentará con el número de niveles que se pretenda a la salida; por lo tanto, su implementación se vuelve más complicada y costosa.

Convertidor multinivel con capacitores flotantes (FC)

Esta topología comparte similitudes con la de diodos enclavados, con la diferencia de que, en lugar de emplear diodos, utilizan capacitores para generar los niveles de voltaje a la salida (Figura 4). Sin embargo, utilizar un mayor número de capacitores representa un control más complejo, mayor posibilidad de fallas y un costo más elevado para la implementación.

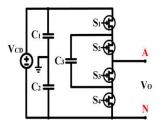


Figura 4. CM con capacitores flotantes de tres niveles.

Los capacitores en serie de esta topología, actúan como bus de CD y, a la par, están conectados a una fuente de alimentación. El voltaje de la fuente de corriente directa es repartido de manera equitativa en los capacitores. En contraste con la topología NPC, esta configuración utiliza capacitores de fijación en lugar de diodos El-Hosainy et al. [2017]. Este tipo de convertidores multinivel ha presentado diferentes tipos de fallas debido al incremento de dispositivos que se requieren para aumentar el número de niveles. Estas fallas pueden afectar el funcionamiento óptimo y ocasionan paros prolongados en el sistema. Como medida de prevención, diversos autores han optado por introducir sistemas tolerantes a fallas para evitar pérdidas de todo tipo y lograr mantener al sistema operando aún bajo condiciones de falla.

2. FALLAS EN LOS DSP

Los dispositivos semiconductores de potencia comúnmente experimentan fallas de diversa índole, las cuales pueden originarse por distintas razones, como problemas en la

señal de disparo, fatiga térmica o mal funcionamiento en el control. La Figura 5 muestra el porcentaje de ocurrencia de cada tipo de falla. Cabe señalar que las fallas más frecuentes en estos dispositivos son las de circuito abierto (OC, por sus siglas en inglés, Open Circuit) y las de cortocircuito (SC, por sus siglas en inglés, Short Circuit) Landeta et al. [2022].

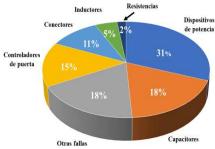


Figura 5. Posibilidad de falla en los CM.

2.1 Fallas de conmutación de circuito abierto (OC)

Las fallas de circuito abierto ocurren en los convertidores cuando se envía la señal de disparo a la compuerta de un dispositivo semiconductor de potencia. En condiciones normales, este dispositivo debería cerrarse para permitir el flujo de corriente a través de esa rama. No obstante, la falla ocurre cuando no se cierra a pesar de recibir la señal; el transistor permanece abierto, impidiendo el flujo de corriente. Estas fallas suelen tener su origen en la degradación de la soldadura debido a tensiones térmicasmecánicas o variaciones de temperatura Zhou et al. [2018].

2.2 Fallas de conmutación de cortocircuito (SC)

Las fallas de cortocircuito se producen cuando un dispositivo semiconductor de potencia cierra y permite el flujo de corriente sin recibir la señal de disparo, generando un cruce con el flujo de corriente de otra rama y provocando un cortocircuito Taul et al. [2021]. Además de la falla de señal de disparo, otras causas comunes son la sobrecorriente, el sobrecalentamiento, los encendidos parásitos y el mal funcionamiento del controlador de puerta. Estas fallas de conmutación en cortocircuito pueden tener impactos significativos en la integridad del sistema y su capacidad para mantener un rendimiento confiable.

3. SISTEMA TOLERANTE A FALLAS

Un sistema tolerante a fallas tiene la capacidad de mantener al sistema en funcionamiento, incluso con presencia de fallas en alguno de sus componentes. En esta situación, el sistema puede continuar operando a un nivel inferior, lo cual es preferible a un paro por completo. Un sistema de control cuenta con la capacidad de acomodar el componente del sistema automáticamente y de mantener la estabilidad general del sistema con un desempeño aceptable, el objetivo del sistema tolerante a fallas es aumentar la confiabilidad y la seguridad Amini and Moallem [2016].

Los sistemas tolerantes a fallas comprenden dos etapas esenciales que se llevan a cabo de manera secuencial (Figura 6). La primera etapa se encarga de diagnosticar la presencia de fallas y recopilar información. Posteriormente, esta información se proporciona a la segunda etapa del sistema tolerante a fallas, conocida como reconfiguración. Esta fase tiene la responsabilidad de ajustar el sistema mediante estrategias específicas, asegurando que no se detenga bajo ninguna condición de falla.

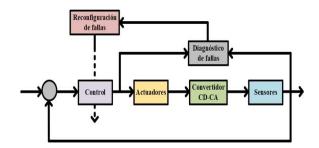


Figura 6. Sistema de control tolerante a fallas.

3.1 Diagnóstico de fallas (FD)

La función principal del FD es determinar el tipo y el tamaño de la falla, además de localizar el instante en el que aparece dicha falla. Esta etapa se divide en 3 partes fundamentales Wang et al. [2019]:

- 1. Detección de fallas: Determina la presencia de las fallas y el instante en el que estas aparecen.
- 2. Aislamiento de fallas: Determina el tipo de falla.
- 3. Estimación de fallas: Determina el tamaño y el tiempo de duración de la falla.

Para realizar el FD es necesario aplicar alguna metodología, entre las más comunes se encuentran:

Estimación paramétrica: Realiza un enfoque experimental para determinar el modelo dinámico de un sistema y está compuesta de cuatro etapas Xie et al. [2021b]:

- 1. Adquisición de entradas y salidas.
- 2. Elección de la estructura del modelo.
- 3. Estimación de los parámetros del modelo.
- 4. Validación del modelo.

Espacio de paridad: Hace referencia a la ecuación que genera un residuo, las ecuaciones de paridad primaria se obtienen de las ecuaciones del modelo, las ecuaciones secundarias se obtienen a partir de una transformación para mejorar las características de los parámetros.

Observadores: Los observadores son un modelo capaz de generar una aproximación del vector de estados. Existen dos tipos de observadores:

- De lazo abierto que es un modelo paralelo.
- De lazo cerrado, Luenberger y filtro de Kalman.

4. ESTRATEGIAS DE DIAGNÓSTICO DE FALLAS Y TIEMPOS DE RESPUESTA EN LOS CM

Los convertidores multinivel son utilizados en distintos ámbitos; por lo tanto, la presencia de fallas es inminente. En He et al. [2020] se presenta un caso de estudio de un convertidor multinivel aplicado al control de motores en la industria. En este estudio se analizan distintas fallas eléctricas, específicamente de circuito abierto y cortocircuito. Además, se llevó a cabo un análisis en el cual se emplearon estrategias de diagnóstico para mitigar este tipo de fallas. Otros autores han analizado diferentes casos de estudio con diversos tipos de fallas; en la Tabla 1 se muestran algunos trabajos.

Tabla 1. Fallas en los convertidores multinivel.

Referencia	Fallas	Topología	Sistema tolerante a	
		(Niveles)	fallas	
Serrano et al.	OC	CHB (5)	Diagnóstico y recon-	
[2020]			figuración	
Pecina et al.	OC y SC	NPC (3)	Diagnóstico	
[2013]				
Kumar et al.	OC y SC	FC (9)	Diagnóstico y recon-	
[2022]			figuración	
Shao et al.	OC	CHB (7)	Diagnóstico	
[2015]				
Chappa	OC y SC	FC (9)	Diagnóstico y recon-	
et al. [2020]			figuración	
Reddy et al.	OC	CHB (9)	Diagnóstico y recon-	
[2017]			figuración	
Mayo et al.	OC	CHB (7)	Diagnóstico	
[2023]				
Mhiesan	OC y SC	CHB (7)	Diagnóstico y recon-	
et al. [2020]			figuración	
Kim et al.	OC y SC	CHB (7)	Diagnóstico y recon-	
[2016]			figuración	

En Wen et al. [2020] se utilizó un observador para detectar la falla y posteriormente se empleó redundancia analítica mediante el puenteo de los submódulos (SM) dañados con los redundantes. Cabe recalcar que en ningún momento se utilizó un hardware adicional. Un detalle importante es que este método no permite identificar exactamente el IGBT o transistor que produce la falla; para ello, se tendría que emplear alguna otra estrategia.

En Chakraborty et al. [2020] se presenta un observador integral, con el cual detectan la falla y la aíslan. Este método es aplicado en fallas de OC. El principio de funcionamiento en este método es realizar la diferencia entre un valor medido y un valor observado en el voltaje de los capacitores de los submódulos. Si el voltaje es superior al voltaje del umbral, el SM está dañado; además, no se requieren sensores. En el artículo Hu et al. [2020] utilizan una técnica de diagnóstico de fallas basada en observadores de estado extendido (ESO). Esta técnica sirve para detectar fallas de circuito abierto en los submódulos del convertidor multinivel.

4.1 Estrategias de diagnóstico de fallas empleadas en CM

Para poder detectar algún tipo de falla es necesario utilizar una estrategia que permita identificar el elemento

dañado. Para ello, distintos autores han utilizado algunas metodologías, las cuales se pueden ver en la Tabla 2.

Tabla 2. Estrategias empleadas para el FD.

Referencia	Fallas	Topología	Estrategia de
		(Niveles)	diagnóstico
Gleissner et al. [2017]	SC	CHB (7)	Observadores
Kumar et al. [2022]	OC	FC (7)	Observadores
Shao et al. [2015]	OC	CHB (7)	Observadores
Chappa et al. [2020]	OC y SC	FC (9)	Observadores
Reddy et al. [2017]	OC	CHB (9)	Observadores
Mayo et al. [2023]	OC	CHB (7)	Observadores
Mhiesan et al. [2020]	OC y SC	CHB (7)	Observadores

4.2 Tiempos de respueta del diagnóstico de fallas

En los convertidores multinivel es importante detectar la falla lo antes posible, debido a que en distintos escenarios se pueden producir grandes pérdidas. Por lo tanto, la estrategia de diagnóstico que se emplea debe ser lo suficientemente rápida para detectar la falla y de esta forma se pueda corregir lo antes posible. En la literatura se encuentran reportados diversos tiempos de detección, los cuales están reportados en la Tabla 3.

Tabla 3. Tiempos de diagnóstico de fallas.

Referencia	Fallas	Topología	Señales	Dianósti-
		(Niveles)	medidas	co (t)
Zhang et al. [2021]	OC	CHB (7)	Voltaje	0.11 ms
Wang et al. [2017]	OC	CHB (7)	Voltaje	1.5 ms
Xie et al. [2021a]	OC	CHB (7)	Corriente	2.43 ms
Zhou et al. [2018]	OC	FC (7)	Corriente	1.5 ms
Xie et al. [2021b]	OC	CHB (7)	Voltaje	1.2 ms
Anand et al. [2019]	OC	CHB (7)	Voltaje	12 ms
Mehta et al. [2021]	OC	CHB (5)	Voltaje	5 ms

En el ámbito de los CM, la eficiencia y el control son de gran importancia. La optimización de los tiempos de diagnóstico es tan crucial como la selección de las técnicas de modulación. Al explorar los tiempos de diagnóstico en los CM, nos adentramos en un área donde cada microsegundo cuenta. Desde la identificación de fallas en los componentes individuales hasta la evaluación del rendimiento general del sistema, los tiempos de diagnóstico eficientes garantizan una respuesta ágil frente a cualquier irregularidad, minimizando así el tiempo de inactividad.

5. TÉCNICAS DE MODULACIÓN EN LOS CM

La técnica de modulación es parte importante del diseño de un convertidor, ya que se encarga de controlar al convertidor para conseguir una reducción armónica del sistema sin disminuir la potencia de salida. En esta sección se muestran algunas técnicas de modulación que pueden ser aplicadas a los CM.

- Modulación por ancho de pulso (PWM).
- Modulación de vectores espaciales (SVM).
- PWM con desplazamiento de nivel (LS-PWM).

- PWM con eliminación selectiva de armónicos (SHE-PWM).
- Modulación optimizada para el control de distorsión armónica (OMTDH).

La técnica de modulación PWM es utilizada para controlar la cantidad de potencia que se entrega a las cargas mediante la variación del ancho de los pulsos de la señal digital. En Zhang et al. [2021] se utiliza esta técnica para un CM, en este trabajo se realiza un diagnóstico de fallas para detectar fallas de circuito abierto, además, se presenta una comparación de esta técnica mejorada en convertidores, se analizan diferentes métodos que se utilizan para optimizar la eficiencia.

Por otro lado, la técnica SVM se basa en la representación de la señal de salida del inversor con un vector en un espacio tridimensional. En contraste con la técnica convencional PWM, que emplea forma de ondas senoidales y triangulares, la técnica SVM utiliza la representación vectorial para controlar la amplitud y el ángulo de los voltajes de salida en sistemas de tres fases. El autor en Sarita et al. [2021] realiza diagnóstico de fallas en un CM, considera fallas de circuito abierto y emplea esta técnica de modulación SVM, los resultados obtenidos con esta técnica de modulación son mejores en comparación con otras, debido a un mejor rendimiento, precisión y menor carga computacional.

En Zhang et al. [2021] se realiza un trabajo de diagnóstico de fallas para detectar fallas de OC rápidamente. El método es aplicado a un convertidor multinivel basado en la técnica de modulación LS-PWM. Esta técnica avanzada proporciona un mejor control sobre la señal PWM al permitir cambios lineales en el ancho de pulso. Liu et al. [2022] emplea la técnica de modulación SHE-PWM para determinar que no solo funciona para mejorar la calidad de la señal en los inversores de potencia, sino que también es aplicable en sistemas de diagnóstico de fallas. El objetivo principal de este autor es explorar como la técnica SHE-PWM puede ayudar a detectar y diagnosticar fallas en los CM mediante un análisis mejorado. El trabajo que realiza el autor es ajustar los anchos de pulso de manera que algunos armónicos sean eliminados; de esta manera, la forma de onda será más limpia y controlada.

La técnica de modulación OMTDH es utilizada para mejorar la calidad de la señal de salida en los inversores trifásicos con múltiples niveles. El control de motores y las energías renovables son las áreas con mayor oportunidad para el uso de esta técnica. En Aguayo et al. [2020] se presenta una investigación de esta técnica de modulación y muestran un mejor rendimiento del inversor y una considerable disminución del contenido armónico.

La elección de la técnica de modulación es crucial para optimizar el rendimiento y la fiabilidad del CM. En la Tabla 4 se muestran las técnicas de modulación que diversos autores emplearon, además se muestra el porcentaje de THD que se logra a la salida del convertidor.

Tabla 4. Técnicas de modulación en CM.

Referencia	Topología	Modulación	THD
	(Niveles)		(%)
Aguayo et al. [2020]	CHB (7)	OMTHD	10.72
Kumar et al. [2019]	CHB (9)	PWM	8.35
Gómez et al. [2023]	CHB (7)	OMTHD	10.46
Yu et al. [2020]	CHB (7)	PWM	10.5
Tolbert et al [2019]	CHB (13)	LS-PWM	9.5
Vargas et al. [2024]	CHB (7)	OMTHD	10.46

6. CONCLUSIONES

En este trabajo se describieron las diferentes topologías de los CM con la intención de mostrar su configuración y las diferentes aplicaciones en las que comúnmente son empleados, debido a su eficiencia y sus ventajas. También, se mostraron algunos factores que pueden interrumpir su funcionamiento y generar una falla, siendo la de OC la que más abordan los autores para sus casos de estudio. Estas fallas pueden provocar paros parciales o totales del sistema. Debido a esto, surge la necesidad de implementar un sistema tolerante a fallas que sea capaz de detectarlas inmediatamente y mantener al sistema en operación.

El sistema tolerante a fallas cuenta con dos etapas: el diagnóstico de fallas y la reconfiguración. La primera de ellas es esencial, debido a que las fallas ocurren en tiempos demasiados pequeños, lo cual indica que la detección debe realizarse inmediatamente después de producirse la falla, en este trabajo se presentaron los tiempos del diagnóstico en donde uno de los más rápidos que se encuentra registrado es de 1.2 ms obtenidos mediante observadores. La etapa de reconfiguración es fundamental para mantener la operación del sistema. Este proceso consiste en la adaptación del control y la posible utilización de componentes redundantes para asegurar que el inversor continúe operando con una calidad degradada, pero aceptable.

Finalmente se presentaron las técnicas de modulación, siendo la OMTDH la que con mayor frecuencia utilizan los autores debido a que con ella se logra la reducción de la THD. Por otro lado, las otras técnicas muestran características y ventajas adecuadas para cada caso de estudio, En donde los autores concluyen que la distorsión armónica es una de las variables medidas en la que se puede detectar la falla

REFERENCIAS

Aguayo, J., De León Aldaco, S.E., and Claudio-Sánchez, A. (2020). Switching angles calculation in multilevel inverters using triangular number sequence—a thd minimization approach. *European Journal of Electrical Engineering*, 22(1), 49–55.

Amini, J. and Moallem, M. (2016). A fault-diagnosis and faulttolerant control scheme for flying capacitor multilevel inverters. *IEEE Transactions on Industrial Electronics*, 64(3), 1818–1826.

Anand, A., Raj, N., Jagadanand, G., and George, S. (2019). A generalized switch fault diagnosis for cascaded h-bridge multilevel inverters using mean voltage prediction. *IEEE Transactions on Industry applications*, 56(2), 1563–1574.

- Balal, A., Dinkhah, S., Shahabi, F., Herrera, M., and Chuang, Y.L. (2022). A review on multilevel inverter topologies. *Emerging Science Journal*, 6(1), 185–200.
- Barros, L., Martins, A., and Pinto, J. (2022). A comprehensive review on modular multilevel converters submodule topologies and modulation techniques. energies 2022, 15, 1078.
- Chakraborty, R., Samantaray, J., Chakrabarty, S., and Dey, A. (2020). Variable gain observer based estimation of capacitor voltages in modular multilevel converters. 1–6.
- Chappa, A., Gupta, S., Sahu, L.K., and Gupta, K.K. (2020). A fault-tolerant multilevel inverter topology with preserved output power and voltage levels under pre-and postfault operation. *IEEE Transactions on Industrial Electronics*, 68(7), 5756-5764.
- El-Hosainy, A., Hamed, H.A., Azazi, H.Z., and El-Kholy, E. (2017). A review of multilevel inverter topologies, control techniques, and applications. 1265–1275.
- Emadi, A., Poorfakhraei, A., and Narimani, M. (2021). A review of modulation and control techniques for multilevel inverters in traction applications. *IEEE Access*, 9, 24187–24204.
- Gleissner, M., Maier, R., and Bakran, M.M. (2017). Comparison of fault-tolerant multilevel inverters. In 2017 19th European Conference on Power Electronics and Applications (EPE'17 ECCE Europe). IEEE.
- Gómez, K.Y., de León Aldaco, S.E., and Aguayo Alquicira, J. (2023). Thd minimization in a seven-level multilevel inverter using the tlbo algorithm. Eng, 4(3), 1761–1786.
- He, J., Yang, Q., and Wang, Z. (2020). On-line fault diagnosis and fault-tolerant operation of modular multilevel converters—a comprehensive review. CES Transactions on Electrical Machines and Systems, 4(4), 360–372.
- Hu, X., Zhang, J., and Xu, S. (2020). Detection and location of open-circuit fault for modular multilevel converter. *International Journal of Electrical Power Energy Systems*, 115, 105425.
- Kim, S.M., Lee, J.S., and Lee, K.B. (2016). A modified level-shifted pwm strategy for fault-tolerant cascaded multilevel inverters with improved power distribution. *IEEE Transactions on Industrial Electronics*, 63(11), 7264–7274.
- Kumar, A.R., Bhaskar, M.S., Subramaniam, U., Almakhles, D., Padmanaban, S., and Nielsen, J.B.H. (2019). An improved harmonics mitigation scheme for a modular multilevel converter. *IEEE Access*, 7, 147244–147255.
- Kumar, D., Nema, R.K., Gupta, S., Nema, S., and Dewangan, N.K. (2022). A new fault-tolerant multilevel inverter topology with enhanced reliability for pv application. Arabian Journal for Science and Engineering, 47(11), 14841–14858.
- Landeta et al., L.B. (2022). Implementación de un convertidor multicelular con capacidad de restructuración ante la falla de una celda. 1536–1542.
- Liu, J., Xu, X., and Cheng, L. (2022). Fault diagnosis of power converters based on she-pwm with enhanced harmonic analysis. IEEE Transactions on Power Electronics, 37(6), 7411–7422.
- Mayo, A.E. et al. (2023). Detección de fallas en un inversor multinivel puente-h simétrico de 5 niveles en cascada monofásico.
- Mehta, P., Sahoo, S., and Kumar, M. (2021). A fault-diagnosis and tolerant control technique for five-level cascaded h-bridge inverters. *IET Circuits, Devices & Systems*, 15(4), 366–376.
- Mhiesan, H., Wei, Y., Siwakoti, Y.P., and Mantooth, H.A. (2020). A fault-tolerant hybrid cascaded h-bridge multilevel inverter. *IEEE Transactions on Power Electronics*, 35(12), 12702–12715.
- Pecina, J., Campos-Delgado, D., and Espinoza (2013). Diagnóstico de fallas de circuito abierto mediante observadores pi en inversores multinivel npc interconectados con la red. 11571–11584.
- Pérez, R.A.V., Aldaco, S.E.D.L., and Alquicira, J.A. (2023). Confiabilidad en los convertidores electrónicos de potencia cd-ca-un enfoque en los inversores multinivel.

- Prabaharan et al., Natarajan, K. (2017). A comprehensive review on reduced switch multilevel inverter topologies, modulation techniques and applications. Renewable and Sustainable Energy Reviews, 76, 1248–1282.
- Reddy, B.P., Rao, M., Sahoo, M., and Keerthipati, S. (2017). A fault-tolerant multilevel inverter for improving the performance of a pole-phase modulated nine-phase induction motor drive. *IEEE Transactions on Industrial Electronics*, 65(2), 1107–1116.
- Sarita, K., Kumar, S., and Saket, R. (2021). Oc fault diagnosis of multilevel inverter using svm technique and detection algorithm. Computers & Electrical Engineering, 96, 107481.
- Serrano, V.H., Daniel, and C., C. (2020). Análisis y simulación de un inversor multinivel alimentado por un generador fotovoltaico. Avances en Energías Renovables y Medio Ambiente, 24, 182–191.
- Shao, S., Watson, A.J., Clare, J.C., and Wheeler, P.W. (2015). Robustness analysis and experimental validation of a fault detection and isolation method for the modular multilevel converter. *IEEE Transactions on Power Electronics*, 31(5), 3794–3805.
- Shivaleelavathi, B., Srikanth, C., and Yatnalli, V. (2020). Review on multi level inverter topologies and control strategies for solar power conversion. *EMITTER International Journal of Engineering Technology*, 8(2), 295–315.
- Sánchez et al., S.S. (2022). Diseño y construcción de un inversor multinivel para el análisis de distorsión armónica.
- Taul, M.G., Pallo, N., and Stillwell, R.C. (2021). Theoretical analysis and experimental validation of flying-capacitor multilevel converters under short-circuit fault conditions. *IEEE Transactions on Power Electronics*, 36(11), 12292–12308.
- Tolbert et al, j. (2019). Novel multilevel inverter carrier-based pwm method. *IEEE Transactions on industry applications*, 35(5), 1098–1107.
- Vargas, O.S., Ponce, R.E.L., Alquicira, and Aldaco, S.E.D.L. (2024).
 Cómputo evolutivo para minimización de la distorsión armónica total en un inversor multinivel. *Pistas Educativas*, 45(147).
- Wang, C., Zhou, L., and Li, Z. (2019). Survey of switch fault diagnosis for modular multilevel converter. *IET Circuits*, *Devices* & Systems, 13(2), 117–124.
- Wang, J., Ma, H., and Bai, Z. (2017). A submodule fault ridethrough strategy for modular multilevel converters with nearest level modulation. *IEEE Transactions on Power Electronics*, 33(2), 1597–1608.
- Wen, H., Li, J., Shi, H., Hu, Y., and Yang, Y. (2020). Fault diagnosis and tolerant control of dual-active-bridge converter with triplephase shift control for bidirectional ev charging systems. *IEEE Transactions on Transportation Electrification*, 7(1), 287–303.
- Xie, D., Lin, C., Deng, Q., Ge, X., and Gou, B. (2021a). A fast diagnosis scheme for multiple switch faults in cascaded h-bridge multilevel converters. *IEEE Transactions on Transportation Electrification*, 7(3), 1000–1015.
- Xie, D., Wang, H., Ge, X., Deng, Q., Gou, B., and Ma, L. (2021b).
 A voltage-based multiple fault diagnosis approach for cascaded h-bridge multilevel converters. *IEEE Journal of Emerging and Selected Topics in Power Electronics*, 10(5), 5092–5106.
- Yu, J., Zhang, G., Peng, M., Song, D., and Liu, M. (2020). Power-matching based soc balancing method for cascaded h-bridge multilevel inverter. CPSS Transactions on Power Electronics and Applications, 5(4), 352–363.
- Zhang et al., J. (2021). Open-circuit fault diagnosis for cascaded h-bridge multilevel inverter based on ls-pwm technique. Transactions on Power Electronics and Applications, 6(3), 201–208.
- Zhou et al., Y. (2018). Submodule voltage similarity-based opencircuit fault diagnosis for modular multilevel converters. IEEE Transactions on Power Electronics, 34(8), 8008–8016.