

# Implementación analógica del mapeo casa de campaña

Gerardo Dávila Santos \* Irwin A. Díaz Díaz \*\*  
Eric Campos Cantón \*\*

\* Ingeniería en Mecatrónica

Instituto Tecnológico de San Luis Potosí, Av. Tecnológico S/N, Col.  
UPA, C.P. 78437, Soledad de Graciano Sánchez, S.L.P. (e-mail:  
gerardo.davilasa@gmail.com).

\*\* Laboratorio de Dinámica No Lineal y Caótica  
División de Matemáticas Aplicadas

Instituto Potosino de Investigación Científica y Tecnológica, A.C.  
(IPICyT)

Camino a la Presa San José 2055, Col. Lomas 4ta Sección, C.P.  
78216, San Luis Potosí, S.L.P.

(e-mail: {irwin.diaz,eric.campos}@ipicyt.edu.mx).

---

Resumen. En este trabajo se presenta la implementación electrónica del sistema dinámico discreto conocido como casa de campaña (tent map). En el diseño del circuito electrónico han sido considerados componentes pasivos y activos, logrando obtener resultados experimentales del mapeo casa de campaña en correspondencia con los resultados de la simulaciones numéricas del mismo. Al igual que el caso teórico, el circuito electrónico del mapeo casa de campaña presenta puntos fijos, periódicos, doblamiento de periodo, caos e intermitencia. El diseño del circuito electrónico es simple, utiliza componentes comerciales y puede ser construido por estudiantes a nivel licenciatura.

*Palabras clave:* tent map, caos, sistemas electrónicos.

---

## 1. INTRODUCCIÓN

Los mapeos discretos son generados por ecuaciones en diferencias o mapeos iterativos. En particular, los mapeos unidimensionales (1D) monoparamétricos son las expresiones matemáticas que modelan la evolución de un sistema a partir de iterar una variable. En algunas ocasiones estos mapeos exhiben un comportamiento caótico. Debido a que sólo se usa un parámetro en el mapeo, se prefieren los mapeos 1D para el estudio y la aplicación del caos, haciendo relativamente simple el cálculo y la implementación del sistema electrónico.

Los sistemas caóticos se pueden clasificar en el dominio del tiempo (continuo o discreto) y el número de dimensiones del espacio (uno, dos, tres o más). A diferencia de los sistemas dinámicos continuos, donde la evolución del sistema se describe usando ecuaciones diferenciales, los sistemas en tiempo discreto no son funciones de tiempo continuo y las soluciones del sistema se pueden calcular con el uso de la iteración, haciendo que los requerimientos de cómputo sean significativamente menores.

Típicamente, un mapeo en una dimensión está dado por

$$x_{n+1} = f(\mu, x_n), \quad (1)$$

donde  $x_n$  es el estado del sistema en la iteración  $n$ ,  $x_{n+1}$  es el estado del sistema en la iteración  $n + 1$  y  $\mu$  es un parámetro que puede variar de mapeo a mapeo y, en algunos casos el valor en el que se origina el comportamiento caótico.

Los mapeos 1D discretos se usan en diferentes campos, tales como la biología, la ecología, la medicina, Zeller et al. (1995), química, Simoyi et al. (1982), Usychenko (2011). Además, estos mapeos se han utilizado en sistemas de procesamiento de información como redes neuronales artificiales, Song et al. (2007), comunicación encriptada, donde se explota la alta sensibilidad a la condición inicial para encriptar datos, Martínez-Ñonthe et al. (2012), compuertas lógicas electrónicas, Murali et al. (2005) y generación de números aleatorios, Cristina et al. (2012), Nejati et al. (2008).

El mapeo casa de campaña (TM, por sus siglas en inglés de Tent Map) es un modelo muy simple para estudiar una gran variedad de fenómenos no lineales y se ha aplicado en distintas áreas como la biofísica, meteorología, hidrodinámica, ingeniería química, óptica, criptología y comunicaciones. En general, cualquier mapeo puede ser designado electrónicamente, e.g., en Blakely et al. (2007) y Suneel (2006) se muestra la implementación física del

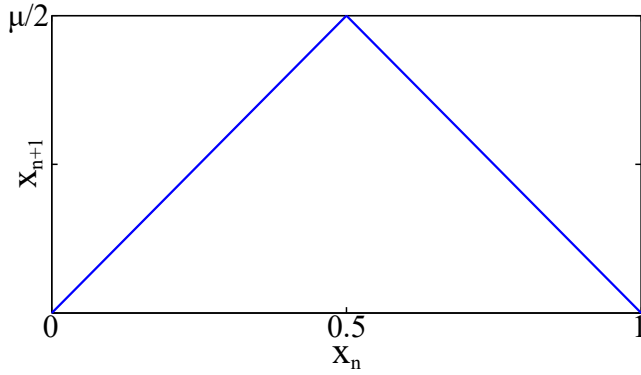


Figura 1. Gráfica de la función del mapeo casa de campaña.

mapeo logístico. Estos circuitos utilizan multiplicadores analógicos con una normalización de la señal en un factor de 10. La normalización es necesaria debido a las restricciones físicas en el multiplicador analógico, siendo necesario agregar otra etapa de amplificación o atenuación, haciendo que el circuito requiera más componentes. En general, una gran cantidad de componentes activos dificulta la extrapolación directa de estos diseños a altas frecuencias; además, se genera más ruido eléctrico en la señal, llegando a tener resultados diferentes entre la teoría y la práctica. A manera de sobreponerse al problema ocasionado por el ruido eléctrico, se han propuesto circuitos integrados utilizando tecnología CMOS para generar mapeos, Tanaka et al. (2000). Desafortunadamente, a estos circuitos integrados no se les puede variar el parámetro de bifurcación y no se encuentran disponibles comercialmente, lo que motiva a realizar uno que sea accesible para cualquier alumno o entusiasta en estudiar sistemas dinámicos.

En el presente trabajo se presenta la implementación electrónica del TM. Los resultados del modelo matemático corresponden con los resultados del sistema físico. El parámetro de bifurcación,  $\mu$ , se puede variar para examinar el diagrama de bifurcación y las series de tiempo con dinámica caótica, haciendo al circuito implementado ideal para fines didácticos, e.g., ilustrar puntos fijos o periódicos, doblamiento de periodo, caos e intermitencia, entre otros.

El resto del artículo está organizado de la siguiente manera. En la Sección 2, se presentan el diseño del circuito electrónico para implementar el TM. La Sección 3 presenta los resultados experimentales. Finalmente, las conclusiones se dan en la Sección 4.

## 2. MÉTODOS Y MATERIALES

El TM es una función compuesta por dos líneas rectas contenidas en el intervalo  $[0,1]$  y con pendiente  $\mu$ . El TM tiene la forma de una casa de campaña como se puede apreciar en la Fig. 1. A pesar de su simplicidad, el TM exhibe un comportamiento complejo que incluye periodicidad y caos. La función del TM está dada por

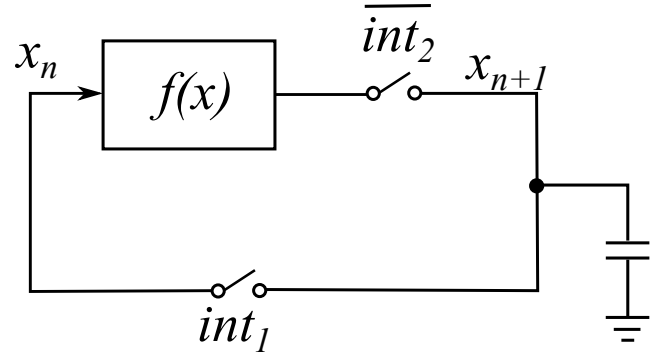


Figura 2. Diagrama a bloques para realizar un mapeo.

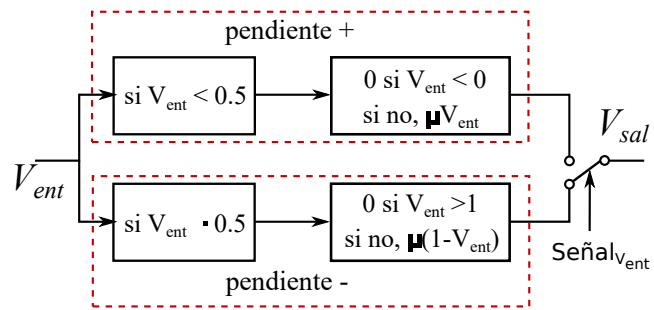


Figura 3. Diagrama de flujo para implementar  $f(x_n)$ .

$$f(x_n) = x_{n+1} = \begin{cases} \mu x_n, & \text{si } x_n < 0.5; \\ \mu(1 - x_n), & \text{si } x_n \geq 0.5, \end{cases} \quad (2)$$

donde  $x_n \in [0, 1]$  y  $\mu \in [1, 2]$  representa la pendiente/gradiente de las líneas.

### 2.1 Diseño del circuito TM

El TM se puede dividir principalmente en dos circuitos, uno encargado de realizar  $f(x_n)$  y otro para realizar las iteraciones, i.e., almacenar el valor actual ( $x_n$ ) de la función para ser iterado y obtener el valor siguiente ( $x_{n+1}$ ) y así sucesivamente. De acuerdo con la Ec. (2), la función está compuesta por dos pendientes, una positiva ( $x_n < 0.5$ ) y otra negativa ( $x_n \geq 0.5$ ). El TM se puede realizar tomando como punto de partida el diagrama a bloques que se muestra en la Fig. 2.

La función  $f(x_n)$  se puede llevar a cabo utilizando como base el diagrama a bloques que se muestra en la Fig. 3. Como se puede apreciar en la Fig. 3, la función está dividida en dos partes, una para la pendiente positiva ( $x_n < 0.5$ ) y otra para la negativa ( $x_n \geq 0.5$ ). Dependiendo del valor de  $x_n$  se selecciona la señal de salida,  $x_{n+1}$ . Dado que se trabaja con voltajes, considere el siguiente cambio de variable  $x_n = V_{ent}$  y  $x_{n+1} = V_{sal}$ .

En la ausencia de ruido, el TM puede permanecer en alguno de sus puntos fijos; sin embargo, en los componentes analógicos siempre existe ruido, e.g., el ruido palomitas (del inglés popcorn noise), que genera una pequeña dinámica en el circuito.

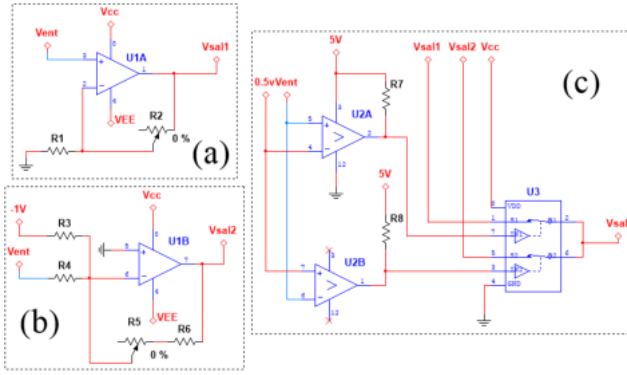


Figura 4. Implementación electrónica de la función  $f(x_n)$ .

En la Fig. 4 se muestra el diagrama esquemático del circuito propuesto para implementar  $f(x_n)$ . El circuito está conformado por dos amplificadores operacionales (AO), uno configurado como amplificador no inversor (U1A) y el otro como amplificador sumador no inversor (U1B), cada AO efectúa la operación que realizan los términos  $\mu V_{ent}$  y  $\mu(1 - V_{ent})$ , respectivamente. La variación del parámetro de bifurcación,  $\mu$ , se hace con las resistencias variables  $R_2$  y  $R_5$ . La resistencia  $R_6$  se conecta en serie con  $R_5$  para evitar valores de  $\mu$  por debajo de 1. La selección de la señal de salida ( $V_{sal}$ ) se realiza con un comparador de ventana (U2A y U2B) y un interruptor analógico (U3). El comparador de ventana compara el valor de  $V_{ent}$  con 0.5 V, dependiendo del valor que presenta, manda un nivel lógico al interruptor analógico para seleccionar el paso de la señal con pendiente positiva o negativa.

Asumiendo el comportamiento ideal de todos los componentes y haciendo  $R_3 = R_4 = R$ , el circuito de la Fig. 4 puede ser modelado por

$$V_{sal} = \begin{cases} \frac{R_2}{R_1} V_{ent}, & \text{si } V_{ent} < 0.5; \\ \frac{R_5 + R_6}{R} (1 - V_{ent}), & \text{si } V_{ent} \geq 0.5; \end{cases} \quad (3)$$

donde  $V_{ent}$  y  $V_{sal}$  son el voltaje de entrada y salida del TM, respectivamente.

Las iteraciones de  $f(x_n)$  se realizan utilizando un circuito de muestreo y retención (M/R). Este circuito se utiliza como una memoria analógica, la señal de  $V_{ent}$  es muestreada en un instante dado y su valor se retiene un determinado tiempo para obtener  $V_{sal}$ . En la Fig. 5 se muestra el circuito para implementar las iteraciones del TM. El bloque (a) de la Fig. 5 se utiliza para poner el valor de condición inicial del TM, después de la primera iteración se cambia la posición del interruptor para que se realicen las iteraciones definidas por el usuario.

El circuito se implementa en una tablilla para prototipos usando componentes comerciales. En la Tabla 1 se muestra la lista de materiales usados en el circuito diseñado. El valor de las resistencias puede ser distinto al propuesto, por fines prácticos se seleccionan los valores mostrados;

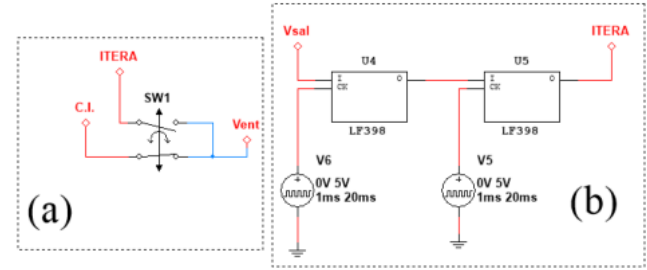


Figura 5. Circuito para realizar las iteraciones.

sin embargo, se puede seleccionar cualquier valor que satisfaga la Ec. (2).

Tabla 1. Lista de materiales.

Descripción	Etiqueta	Valor
Amplificador operacional	U1	TL082
Comparador diferencial	U2	LM319
Resistencia	R1,R2,R3,R4,R5,R6	15 k $\Omega$
Resistencia	R7,R8	4.7 k $\Omega$
Resistencia variable	R2,R5	20 k $\Omega$
Interruptor analógico	U3	ADG608B
Muestreo y retención	U4,U5	LF398

### 3. VALIDACIÓN EXPERIMENTAL

La validación experimental del comportamiento de  $f(x_n)$  se realiza utilizando el generador de funciones Tektronix modelo AFG3152C y el osciloscopio Tektronix modelo TDS3034C. En el generador de funciones se genera un continuo de valores en el voltaje de entrada y a su vez se verifica que el circuito no presente anomalías por cambios continuos en la señal de entrada. En  $V_{ent}$  se conecta el generador de funciones con una onda triangular de  $1 V_{pp}$  y una frecuencia de 50 Hz. El canal 1 (Ch1) del osciloscopio se conecta en  $V_{ent}$  y el canal 2 (Ch2) en  $V_{sal}$ . En la Fig. 6 se muestran las señales de interés,  $V_{ent}$  (abajo) y  $V_{out}$  (arriba), obtenidas para un valor de  $\mu = 1$ . La amplitud de  $V_{sal}$  es de 500 mV, recordar que la amplitud máxima que toma  $f(x_n)$  está dada por  $\mu/2$ . El valor de  $\mu$  se puede ajustar para distintos valores sin problema alguno, por simplicidad se selecciona  $\mu=1$ . Como se puede apreciar en la Fig. 6, el circuito implementado emula el comportamiento de la Ec. (2) para los valores en los que está definida la entrada,  $V_{ent} \in [0, 1]$ . A pesar de la reactancia parásita, el ancho de banda finito de los componentes y otras perturbaciones experimentales, el circuito electrónico diseñado presenta un comportamiento cercano al dado por el modelo matemático de la Ec. (2).

La serie temporal de un mapeo caótico muestra la evolución de la señal de salida en un número dado de iteraciones  $n$ . El valor del parámetro de bifurcación establece el comportamiento del TM. La salida puede ser estable, periódica o caótica. Las iteraciones para obtener el diagrama de bifurcación del TM se realizan activando y desactivando los circuitos de M/R. El tiempo para activar cada circuito de M/R lo define cada diseñador, en la aplicación presentada se selecciona un ancho de pulso de 1 ms y

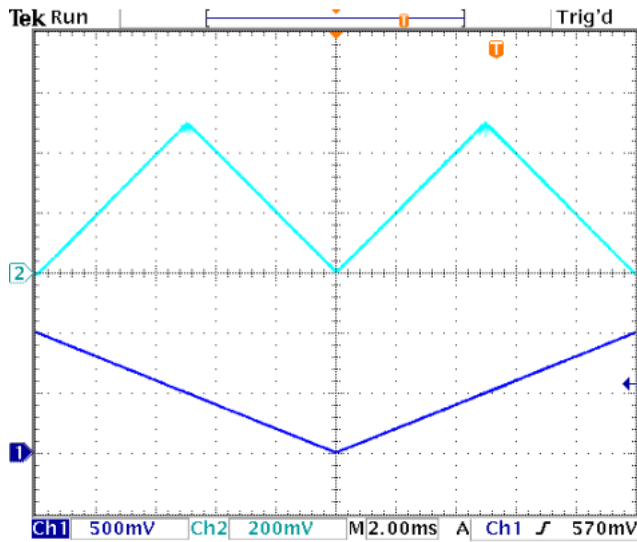


Figura 6. Resultados experimentales de la implementación de  $f(x_n)$ , Ch1 es  $V_{in}$  y Ch2 es  $V_{sal}$ .

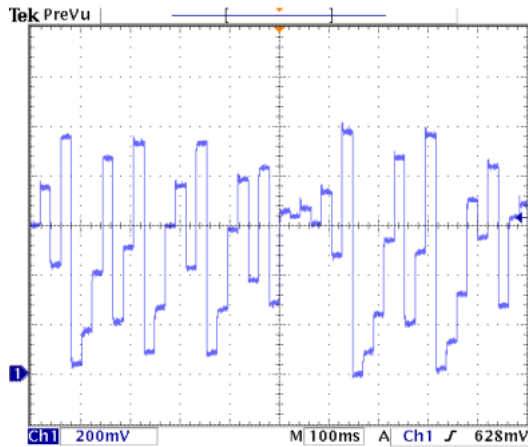


Figura 7. Series de tiempo del TM para  $\mu = 2$ .

un periodo de 5 ms (200 Hz). Las señales de activación están desfasadas  $180^\circ$  y se generan con el generador de funciones. Los tiempos pueden variar dependiendo de la aplicación. En la Fig. 7 se muestra la serie de tiempo para  $\mu = 2$  y una condición inicial de  $x_0=0.65$  V. Como se puede apreciar en la Fig. 7, la serie de tiempo toma valores entre 0 y 1 V, rango en el que está definida la función. El valor del parámetro de bifurcación se puede fijar a determinados valores ajustando el valor de  $R_2 = R_5$ .

Con la finalidad de explorar el rango dinámico del circuito propuesto para implementar el TM, se experimenta con diferentes valores de  $\mu$ , variando el valor de  $R_2 = R_5$  desde cero hasta  $20\text{ k}\Omega$ . Los datos muestreados de  $V_{sal}$  para distintos valores de  $\mu$  se despliegan en el osciloscopio y a su vez se almacenan en una memoria USB externa en un formato de valores separados por comas (CSV). El número de puntos almacenado para cada valor de  $\mu$  es del 10000. Posteriormente, estos datos se procesan en Matlab

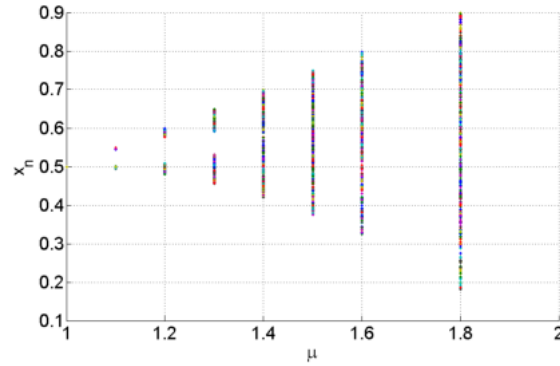


Figura 8. Diagrama de bifurcación del TM.

y se genera el diagrama de bifurcación utilizando los datos experimentales. El TM se iteró 100 veces, las primeras 10 muestras se eliminaron para suprimir cualquier respuesta transitoria y mantener el comportamiento a largo plazo. En la Fig. 8 se muestra el diagrama de bifurcación obtenido de manera experimental. Los puntos fijos, las oscilaciones periódicas, doblamiento de período y caos se pueden apreciar en la Fig. 8, por lo que el circuito exhibe toda la gama de comportamientos del TM. De hecho, los resultados experimentales de la dinámica del circuito son similares a los valores teóricos.

#### 4. CONCLUSIONES

En este trabajo se presentó la implementación electrónica del TM. El comportamiento experimental del circuito fue comparado con el comportamiento numérico dado por la Ec. (2). El circuito diseñado usa componentes analógicos comerciales, únicamente contiene amplificadores operacionales, capacitores y resistencias, siendo más aplicable desde un punto de vista de la ingeniería. Debido a su simplicidad, el circuito puede ser fácilmente construido en cualquier laboratorio por estudiantes de nivel licenciatura y puede ser utilizado con fines didácticos para estudiar sistemas dinámicos discretos. Además, el circuito ofrece una versión equitativa del caos, accesible para un experimentador o un entusiasta, al tiempo que proporciona información a un ingeniero o un teórico.

#### REFERENCIAS

- Blakely, J.N., Eskridge, M.B., and Corron, N.J. (2007). A simple lorenz circuit and its radio frequency implementation. *Chaos: An Interdisciplinary Journal of Nonlinear Science*, 17(2), 023112.
- Cristina, D.A., Radu, B., and Ciprian, R. (2012). A new pseudorandom bit generator using compounded chaotic tent maps. In *2012 9th International Conference on Communications (COMM)*, 339-342.
- Martínez-Nonthe, J., Castañeda-Solís, A., Díaz-Méndez, A., Cruz-Irisson, M., and Vázquez-Medina, R. (2012). Chaotic block cryptosystem using high precision approaches to tent map. *Microelectronic Engineering*, 90, 168 - 172. Micro&Nano 2010.

- Murali, K., Sinha, S., and Mohamed, I.R. (2005). Chaos computing: experimental realization of nor gate using a simple chaotic circuit. *Physics Letters A*, 339(1), 39 – 44.
- Nejati, H., Beirami, A., and Massoud, Y. (2008). A realizable modified tent map for true random number generation. In *2008 51st Midwest Symposium on Circuits and Systems*, 621–624.
- Simoyi, R.H., Wolf, A., and Swinney, H.L. (1982). One-dimensional dynamics in a multicomponent chemical reaction. *Phys. Rev. Lett.*, 49, 245–248.
- Song, Y., Chen, Z., and Yuan, Z. (2007). Neural network nonlinear predictive control based on tent-map chaos optimization. *Chinese Journal of Chemical Engineering*, 15(4), 539 – 544.
- Suneel, M. (2006). Electronic circuit realization of the logistic map. *Sadhana*, 31(1), 69–78.
- Tanaka, H., Sato, S., and Nakajima, K. (2000). Integrated circuits of map chaos generators. *Analog Integrated Circuits and Signal Processing*, 25(3), 329–335.
- Usychenko, V.G. (2011). Tent map as an abstract model of open system evolution. *Technical Physics*, 56(6), 885–888.
- Zeller, M., Bauer, M., and Martienssen, W. (1995). Neural dynamics modelled by one-dimensional circle maps. *Chaos, Solitons & Fractals*, 5(6), 885 – 893.